

半導体デジタル列島改造2.0

～エコシステム形成を～

熊本大学 半導体・デジタル研究教育機構 卓越教授
立命館大学客員教授

若林 秀樹



■ 1. 半導体デジタル政策は新たなフェーズへ

2022年から始まった半導体復活政策は、従来の「遅い、少ない、絵に描いた餅」と揶揄されたものと異なり、戦略はスピード感を持って、十分な資金を投じ、社会実装が始まっており、世界からも驚かされている。今回は、

〈目次〉

1. 半導体デジタル政策は新たなフェーズへ
2. ラピダスとTSMC
3. 国際連携は台湾が鍵
4. 半導体エコシステムと国家安全保障とサプライチェーン
5. サイエンスパークにおける設計センターとDCの重要性

終わりに

官僚や政治家だけでなく中堅中小企業も含めた産業界や金融界、学界・海外のパートナーが一体となっている点が特徴である。第一段階のTSMC熊本誘致に代表されるサプライチェーン強化は大きな経済効果を生み、第二段階のラピダス設立による先端ロジックでの国際連携も千歳拠点は順調に立ちあげ、2ナノチップ試作に成功、2024年からはNTTの光電融合プロジェクトが本格化している。

また、この政策は通称「半デジ会議」^(注1)などで、半導体だけでなく、データセンター（以下、DC）や通信インフラ、IT、AIも含めたデジタルも含めて議論され、デバイスだけでなく、それを支える製造装置や材料や部素材、デバイスの応用先のデジタル産業も含めたロードマップがHPで公開されている。この政策は、JEITA半導体部会^(注2)など業界団体やアカデミアとも十分に意見交換されている。

これらの政策はNEDOによると、10兆円を

超えるNEDO基金事業予算^(注3)のうち、ポスト5G情報通信システム基盤強化研究開発事業の2兆6840億円での前工程と後工程、設計など様々なプロジェクト、グリーンイノベーション基金事業の2兆7564億円でのパワー半導体ウェハーやデバイス、GDC、IoTプロジェクト、特定半導体基金事業2兆1706億円、安定供給確保支援基金事業2兆1234億円によって支えられている。

高市政権が注力する17の戦略分野のうち4つ^(注4)までが、半導体デジタル関係であり、昨年の国会でも10兆円の財源が確保された。財務省のサポートもあり、財投やGX資金等から財源が確保された^(注5)。マスコミ等では、ラピダスとTSMC熊本のJASM^(注6)が注目されるが、NEDOからの半導体関連全体の資金は6兆円を超え、メモリでは、キオクシアやマイクロン、センサではソニー、その他、パワー半導体、製造装置、材料と様々な業種を含み、また、最先端の研究はもちろん、SATAS^(注7)やASRA^(注8)といった標準化や設計人材育成^(注9)などまでカバーされている。ラピダスやJASM以外でも数兆円規模である。

目標のデバイスでの10%超シェア回復はまだ達成されていないが、インフラ整備は進んでおり、経済効果も福岡や熊本や千歳では地価アップや雇用創出等がみられる。10年4.3万人強不足とされる半導体人材の確保や半導体教育もLSTC、JEITA半導体部会、各地域の様々な組織により自発的に取り組まれている。

る。JEITA半導体部会が毎年CEATECで開催している若者向け「半導体人生ゲーム」^(注10)も好評で、大学大学院での半導体コースの開設も熊本大学^(注11)や熊本県立大学はじめ相次いでいる。

個別では、先端ロジックでは、ラピダスの成否だけでなく、3nm第二工場が発表されたJASMの動向、ファブレスのソシオネクスト、ロジックMCUのルネサス、メモリでは、AI-DC向けに不足が顕在化しているが、NANDフラッシュメモリのキオクシアやHBM^(注12)の好調でEUVが稼働したマイクロンメモリジャパンもある。中堅が多く再編必須のアナログ半導体、さらに、パワー半導体、サプライチェーンでは、国内初の業界団体が設立されたOSATやEMSも重要である。また、これまでは、製造装置と材料は国際競争力を維持してきたが、中国メーカーの台頭が著しい。

■ 2. ラピダスとTSMC

半導体政策の象徴といえるラピダスについては当初から技術導入やビジネスモデルに加え資金や人材採用などの課題を指摘されていた。既に資金は数兆円が確保、人材も多くのエースが入社、IBMのAlbanyで最先端技術を習得している。IMECの支援もあり、千歳の拠点整備が進み、EUV装置も立ち上がった。

昨年夏には予想以上の早さで2nmトランジ

スタ作成と動作検証に成功、業界関係者を驚かせた。IBMのGAA構造の筋の良さ、短TATに必須の枚葉式がAIデータに有利、技術陣の優秀さが確認された。

本格量産には歩留まり向上など多くの課題はあるが時間の問題で、発表後、業界関係者の評価は一変し、様子見の傾向があった装置や材料メーカー各社はラピダスに積極的に関与するようになった。

現在の批判はビジネスモデルに移りつつある。指摘は、ユーザーがいるのか、巨大TSMCに少量多品種で勝てるのか等だ。ユーザーに関しては、元々、NEDOポスト5G基金のプロジェクトゆえ5G本格化時代のアプリケーションにおけるDCでのGPUや、基地局、ASRAプロジェクト自動運転向けなどは当然、候補であり、株主企業やピオンド2nm技術を供与するIBMや提携先のカナダのAIベンチャーのテンストレント等はもちろん、GAFAMもユーザーになるだろう。

同じ先端ピオンド2nmでもTSMCの領域はスマホ等の標準大量生産品であるのに対し、ラピダスはDCなどインフラから車載や産機などの多品種中量カスタム品が多い。これまでの常識では、大量生産のファウンドリが優位だが、ラピダスは設計から後工程まで一貫生産のRUMS^(注13)モデルで差別化する。ラピダスの後工程は、セミコンジャパンで展示された^(注14)インターポーザが49枚とれる600mm角の基板であり、多品種中少量の短TAT設計から一気通貫モデルだが、TSMC

はスマホ向けもあり汎用大量生産であり、後工程は300mmウェハーで現状は一気通貫ではない。セミコンジャパン展示での注目点は、PDK (Process Design Kit) である。設計の効率化と製造適合性を高める三種の神器はEDA (Electronic Design Automation)、IPライブラリ、PDKであるが、このPDK整備が鍵である。PDKはファウンドリだけでなく電子部品やOSATでも導入され差別化要因となっている。

ラピダスでも整備は2024年から始まっているが、TSMCのPDKエンジニアは数千人、ライブラリは1万以上との指摘もありラピダスとの差異は大きい。しかし、ラピダスはTSMCのような汎用的なファウンドリを目指すべきではない。ラピダスはRUMSモデルやIBMとの連携もあり、IDM的要素がある新たなファウンドリを目指すべきだ。PDKの歴史と形態は各社で異なる。ファブレス/ファウンドリモデル当初からPDKモデルがあったわけではなく、2005~2010年オープンイノベーションと共に登場し、時代背景と各社の業界での位置づけからPDKの思想も異なる。

TSMCは、外部ファブレスが素早く設計できる汎用PDKであり、世界トップならでの思想である。当時はチップレットの兆候はあったがMore Moore全盛、世界がフラットであり中国も含め数多くファブレス顧客を獲得する必要があった。UMCやSMICも同時期で同様の思想だが、成熟での量産安定性重視と言える。興味深いのはGF (グローバルフ

(図表 1) ファウンドリにおけるPDKの思想

ファウンドリ	PDKの思想
TSMC 2007年頃 More Moore フラット時代	「外部Fablessが素早く設計できる“汎用PDK”」
IBM → GF 2018年頃 GAA移行 安全保障	「最高性能CPUを成立させる“内製最適化PDK”」
UMC 2004年頃から	「成熟ノードでの量産安定性重視PDK」
SMIC 2007年頃から	「成熟ノードでの量産安定性重視PDK」
ラピダス as ファウンドリ 2025年から More than Moore 安全保障 分断	TSMC+GF+チップレット (OSAT/EMS統合型) @エッジAI半導体

(出所) 若林秀樹

ファウンドリ社) でIBMとの関係から最高性能CPUを成立させる内製最適化PDKであり、国家安全保障視点が始まった頃である。しかし、GAA^(注15) への挑戦はラピダスに譲り、今は光電融合などに注力している。

こうした経緯を踏まえるとラピダスのPDKはTSMCのように汎用を広く目指すというよりはGFの思想に近い。それゆえ、富士通のMONAKA^(注16) 等の省電力CPUなどGDCプロジェクト成果と連携、チップレット時代を見据えたものになるべきではないか。

チップレット時代には後工程の重要性が増すことも見据えたRUMSモデルではTSMCに差別化できる面もある。PDKは電子部品やOSATやEMSにもある。それがチップレットになれば、統合される。前工程の電子だけでなく、熱や振動、電磁波ノイズ対策も必要になり、それを踏まえたエコシステムを形成すべきだ。また、EDAも前工程はケイデンスとシノプシスの寡占だが、後工程やアナログは異なる。

日本が強いアナログ/光/部品/PCB/組み込みでセンサと電源近辺のエッジ領域に有用なPDKを日本の電子部品などと連携して揃えるべきだ。今なら間に合い、JSTのエッジAI半導体プロジェクト^(注17) の成果も使える。今こそファウンドリ/OSAT/EMSを貫く「統合型システムPDK」を志向してほしい。

TSMCは熊本第二を3nmへ転換

TSMC側の動きも注目される。JASMを元々の6nmまでだったものを3nmとした^(注18)。本質は、ナノでなく、第一工場のFin-FET^(注19) から、第二工場では、GAAにする可能性が高いと推測する。現状のN3プロセスはFin-FETの可能性もあるが^(注20)、工場建設を従来から見直し拡張していることからEUVを前提にしているものかと思われる。それゆえ、2nmも可能なGAAの可能性も高いと推定する。

GAA構造は、TSMCも3枚シート等、似ている点もあるが、電流漏れ抑制に対し、TSMCはPTS (Punch-Through Stopper) と

(図表 2) ラピダスとTSMCの比較

	ラピダス (千歳)	TSMC熊本JASM	参考 サムスン
世代	ビオンド2nm (GAA)	最小6-7nm (Fin-FET) → 3nm (Fin-FET/GAA)	ビオンド2nm?
GAA構造	IBMナノシート2017VLSI CRP44 3NS インナースペースあり Bottom Dielectric Isolation	TSMC GAAナノシート2024IEDM CRP45 3NS インナースペースあり PTS Implant	MBCFEFET 2023VLSI CRP45 3NS インナースペースなし PTS Implant
ビジネスモデル	RUMSモデル 新ファウンドリ設計から後工程まで一貫通貫の短TAT枚葉	典型的ファウンドリ、先端投資、3DFabric、OIP、PDK等エコシステム形成 台湾集中→海外	中途半端なファウンドリ
後工程チップレット	600mm角 千歳で一貫通貫	300mmウェハ COWOS 台湾	? 新横浜でNEDOプロあり
生産	多品種中小量	小品種大量	?
顧客	AI-DC向カスタムAIチップ、富士通MONAKA等CPUやTPU、テンストレント等	AI-DC向けNVIDIAやスマホ	—
位置づけ	日本と世界の有志国 スタートアップやアカデミアも 台湾有事リスク回避	熊本は車やイメージセンサの地産地消から世界へ輸出へ 台湾国内のサブ工場	—

(出所) 若林秀樹

ラピダスはBDI (Bottom Dielectric Isolation) など (注21) が異なる。

GAAなら十分に2nmも作れるだろうが、3nmとしたのは、当面はFin-FETでもあり、ラピダスへの配慮かもしれない。TSMCは日本の政策について「遅い少ない絵に描いた餅」であり、技術でもラピダスを軽視していただろうが、昨夏の2nm成功で注視を始めたのではないか。ラピダスが2027-8年の量産に成功、台湾有事 (周囲を包囲も含め) や香港化になった場合にはTSMCの独占構造が変わる。それゆえ、日本でも、GAAの生産ラインを構築する先手を打つ必要がある。顧客や装置や材料メーカーに向けては求心力強化の必要がある。また、アリゾナは、GAAラインを導入だが、苦戦しており、ものづくりには適さず、様々なエコシステムがある日本へ

の再評価もあり熊本の位置づけを変えたかもしれない。ラピダスのGAA立ち上げや、アリゾナの状況、地政学リスクを見据え、Fin-FET、GAA、両方の選択肢を残すのだろう。いずれにせよ、最先端ロジック半導体のサプライチェーン視点では大変歓迎すべきことである。装置メーカーや材料メーカー、ユーザーなどへの求心力が高まる。

これまでは、JASMは、車やイメージセンサ向けにデンソーやソニーが顧客である地産地消だったが、地政学リスクや円安、台湾の5欠問題もあり、拠点を台湾から多角化することも狙いで、熊本から世界へ輸出するモデルとなり、位置づけが変わるのである。

そこでの問題は、やはりOSATであり、JASMでも前工程を熊本で生産しても、台湾OSATで生産するなら、半導体デジタル市場

における貿易赤字は減らない上、サプライチェーンもリスクがあるため、J-OSAT^(注22)が設立された。しかし、3nmであれば更に高度なOSATがいる。COWOSをTSMCや台湾依存から脱しないといけない。ラピダスは一气通貫のRUMSモデルだが、JASMも同様に後工程の一气通貫が必要だ。つくばTSMC-3D実装研究センターはNEDOプロジェクトで誕生したが、この量産工場を台湾でなく、熊本に持ってくる必要があるだろう。

以上から、台湾の最先端ではTSMCが強いが、一气通貫のビジネスモデルやGAA構造の筋の良さもあり、JASM第二工場ではGAAを入れ立ち上げる場合でも、ラピダス千歳の価値は高いだろう。また、千歳にはEUVセンターも立地される予定であり、近隣の石狩にはDC拠点もあり、台湾のサイエンスパークより優位でもある。日本全体にとっては、北海道と九州の2拠点を持つことになる。これからは、OSATやEMS、設計センターの拠点整備をどうするのだが、台湾勢との協調と連携関係が重要であり、国家安全保障とサプライチェーンからも国際競争力強化の上でも重要度が増す。

■ 3. 国際連携は台湾が鍵

世界はフラットな西側主導の構造から分断されつつある。中国製造2025は半導体の自給自足を狙い、日本や欧米は、台湾へのファウンドリ/OSAT/EMS依存が横断危機で脆弱

性を生んでいる。

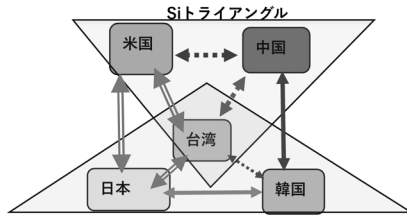
フーバー研が出した「シリコントライアングル」^(注23)は米台中の半導体について台湾を巡る二大大国の相克を描いているが、台湾と共に米を支える日韓を加えると、二重のシリコントライアングルとなる。

台湾は、サプライチェーン的にも国家安全保障の上でも、二つのトライアングルの要になる。日台韓のトライアングルは、戦前は日本の統治下にあった歴史的背景もあり複雑である。戦後は微妙に相互影響しながらアジアの奇跡と言われた成長を遂げた。地政学リスクや対トランプ政策もあり日韓も連携すべきという意見からの動きもある。

米中台が貿易等では相互依存しながら政治文化面では緊張と困難があると同時に日台韓も関係はそれぞれ異なる。日台関係は良いが、日韓と台韓は難しい。韓は歴史的側面もあり、中国と深い関係があり日本とも歴史で摩擦がある。

産業構造視点から各国をポジショニングすべく、横軸を水平分業志向か垂直統合志向かに置き、縦軸をソフト・コト志向かハード・モノ志向かとして二軸でマッピングすると、台湾は水平分業モノづくり志向、韓国はモノづくり志向だが（一部、アニメ等でコト志向もあるが）、垂直統合志向である。中国は垂直統合志向でモノづくりもあるが、最近ではAIやソフトに強くビジネスモデルや戦略性がある。米は水平分業・ソフト志向であろう。日本は中途半端で真ん中である。

(図表 3) Dual Silicon Triangleと米中台韓日の産業構造



(出所) 若林秀樹

ソフト コト志向	米国	中国	
ハード モノ志向	台湾	日本	韓国
	水平分業志向		垂直統合志向

このような志向性が半導体の各分野における国際競争力にも影響する。台湾は水平分業モノづくり故にファウンドリ、OSAT、EMS、米はファブレスである。韓国は垂直統合モデルのメモリで独占的である。韓国は垂直統合志向ゆえ日本の台頭を許さないだろう。また、韓国が弱い材料や製造装置で補完しても必ず自国で内製しようとする。既に装置ではボンダや洗浄機、化学でもその傾向が出ている。

各国の分野別の棲み分けや協調を考える場合に産業構造の背景にある文化は重要である。日本は各国と提携しやすいが、垂直統合志向が強い中国や韓国とは難しいことがわかる。技術のGive& Takeは難しく、自国内製をするため、棲み分けやWin-Win関係は困難であろう。

台湾は産業インフラで5欠問題に加え、希少物質や計算基盤も問題になる。デジタルツインや材料開発においてコンピューティング力は不可欠だが、ここでDC整備が電力インフラと共に一層重要になる。DCには最低10ha規模の土地や水、電力網もいる。人材

では質は優秀だが量は出生率が1以下である。今後は資金調達的面から台湾の株式市場も含め金融インフラが不可欠である。韓国もインフラ面で同様の課題がある。

こうしたインフラは日米が強い。日本は半導体だけでなく、DCも含め時間がかかるデジタルインフラ整備政策を進め、台湾のデジタルインフラ等の脆弱性をサポートできる。台湾が強いファウンドリ/OSAT/EMS、日本が強い製造装置や材料での日台連携強化は喫緊の課題であろう。

唯一の弱点はEDAであり、強化が必要である。ただ米も含めるとほぼ完全な連携になる。台湾はデジタルやITに強いが、アナログ/光/受動部品では日本が優位でもある。デジタルツインなどを利用した設計開発環境は台湾が先行する。それぞれの利点を補い、統合EDAを日台で協調し産業界とアカデミアが一致団結して、設計教育を急がねばならない。

(図表 4) 日米欧韓台中の半導体関連分野の国際競争力とインフラの強弱 比較

	欧	米	日	台湾	韓国	中国
IDM(メモリ、パワー)	○	△	△	×	○	△
ファブレス	△	○	×⇒△	○	×	○
EDA	△	○	×	×	×	?
ファウンドリ	×	△	?⇒△	○	△	△
製造装置(前工程)	△	○	○	△	△	?
OSAT/EMS	×	×	△⇒△	○	×	△
製造装置(後工程)	△	△	○	△	△	△

	欧	米	日	台湾	韓国	中国
土地インフラ	○	○	○	×	△?	○
水インフラ	△?	○	○	△	△?	○
エネルギーインフラ	△?	○	△⇒○	△	△?	○
技術人材インフラ	△?	△?	△	×	△?	○
労働者インフラ	○	○	△	×	△?	○
子供インフラ	○	○	△	×	△?	△?
希少物質インフラ	○?	○	△	×	△?	○
計算基盤インフラ	△?	○	△⇒○	△	△?	○
金融インフラ	○	○	○	○?	△?	△?

(出所) 若林秀樹

4. 半導体エコシステムと国家安全保障とサプライチェーン

今後の地政学や災害等やサプライチェーンのリスクを考えた場合、九州と台湾は一つのエコシステムである。日本の中でも九州は水や電力のインフラは強い。地域の価値は、地政学的な緯度経度、面積、希少資源があるが、半導体などテクノロジーの産業集積、エコシステム、地域の経済でも評価できる。台湾も九州も面積や人口は大きくないが、半導体集積が重要である。

台湾は、「ハイテク・シールド」戦略だが、台湾有事になり、第一列島線が危機に晒されると、台湾だけでなく沖縄や九州もリスクがあり、将来は北海道でも今後は地政学リスクがあろう。日本から台湾を一つのエコシステムと考えるとよい。そこで日米台の三者協力を強化することが不可欠だ。三者は半導体とDC基盤を通じて、新たな「デジタル列島改

造」を目指すべきであり、特に台湾・沖縄・九州の戦略的価値を共同の「ハイテク・シールド」で守る必要がある。

さらに極東だけでなくアジア太平洋における地政学リスクを考えると、この地域のデジタルインフラは中国のファーウェイに席卷されつつある。基地局はファーウェイがトップでDCも強い。ここを握られると、米は空軍、海軍の通信を阻害され作戦行動ができない。これからの戦争は宇宙やサイバーになり、特に、6G以降は衛星が重要で、ドローン運用では量子コンピュータも必要である。そのため、アジア太平洋のDCや基地局などデジタルインフラが鍵となる。

また、これから人口ボーナスがあるアセアンの経済発展への貢献もある。すなわち、軍事、経済で環太平洋がファーウェイを擁する中国に席卷されるリスクがあることに注意が必要だ。

(図表 5) 日台の新デジタル列島進化論と安全保障サプライチェーン強化

中国 北朝鮮 ロシア 地政学リスク 地震台風環境問題					
ハイテクシールド、サプライチェーン					
	台湾	沖縄	九州	本州・四国	北海道
経済 GDP 価値	Mid	Low	Mid	High	Low
ハイテク 価値	High	Low	High	High	Low⇒High
資源 価値	Low	Low	High	High	High
面積 価値	Mid	Low	Mid	High	Mid
地政学的 価値	High	High	High	High	High

(出所) 若林秀樹



5. サイエンスパークにおける設計センターとDCの重要性

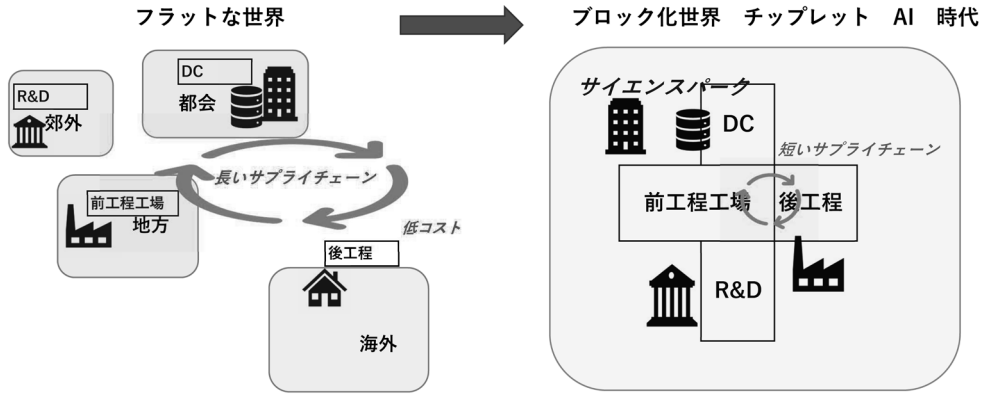
DCは半導体のユーザーだけでなく、R&Dも製造も支えるインフラであり、今後、サイエンスパークでは、前工程と後工程とR&D、DCが隣接しなければならない。最近、半導体のサイエンスパーク構想が盛り上がっているが、それは研究所だけでなく、工場とDC立地を同時に計画する必要がある。

半導体だけでなく多くの製造業で、かつて工場と研究所を切り離し別に置くこともあったが、今は特に半導体では技術の連続性や橋渡し効果が重要で、現場近くに研究所を置くことが常識になりつつある。ソニーのセンサの競争力維持もここにある。キオクシアやマイクロンも同様である。更にチップレット等に対応すると前工程と後工程の一気通貫が不可欠で、ラピダス千歳はそれに対応してい

る。DCはこれからだが、幸い北海道バレー構想で既に石狩や苫小牧など近隣にDC拠点多い。EUVセンター等のLSTC新拠点もできる。さらに、これにユーザーの研究所があれば更に強まるだろう。

既に、技術開発でも歩留まり改善や短TATなど生産性向上ではデジタルツインを創成して、リアルではできないあらゆる組み合わせの高速シミュレーションを行って、その結果とリアルな現場での結果を対比し設計や生産現場にフィードバックされている。このデジタルツインはAIサーバーを多数置いたDCだが、クラウドではセキュリティやセキュリティのリスクに加え、レイテンシーが問題になる。そこで、クラウドでなく、工場や研究所に隣接することが必須になる。つまり半導体だけでなく製造業の技術開発と生産性向上には製造現場と研究所とDCの隣接が不可欠である。DCにとって必要な電力インフラや最低10ha規模の用地や地盤整備の観点では半導体工場が近隣にあれば効果が大き

(図表 6) サイエンスパークでは前後工程一貫と隣接に集中研とDCを



(出所) 若林秀樹

い。

熊本中心に九州、東北、広島中心に中国地方で進められているサイエンスパーク構想では後工程とDC設置を併せ再編すべきだ。設計センターに関しては、デジタル（既に日本が周回遅れ）の設計センターはバーチャルを利用し東京圏でもいいが、日本が差別化すべき設計センターは、そうではない。日本が勝てるアナログ/光/部品/PCB/組み込みでセンサと電源近辺のエッジ領域の知見を生かせる場所で設置すべきである。自動車やロボットが活躍する現場、過酷な環境下での実証が必要だからである。現状、多くのOSATは海外、アセアンに拠点が多いが、この観点で、OSATを海外に置いている企業は競争不利になる。

翻って、TSMCを考えると、前後工程一貫の必要性は認識しているが、隣接や、DC設置では遅れている。台湾の5欠問題の2つは電力と用地で、これ以上高度なDCを置けな

いだろう。国民投票で原発もできない。それがTSMCの成長や競争力を阻害するだろう。ユーザーとの遠さも課題になる。TSMCは、それ故、JASMのあり方を見直し、九州のサイエンスパーク構想の中でDC整備をDCや後工程も見直し、そこに参画すべきだ。

これからの半導体産業は有志国の中では、競争と協調が鍵であり、ラピダスもTSMCとは補完関係にあり、キオクシアやソニー、ルネサス、ローム等も同様だが、それぞれ、ライバルも強く、一層、強化が重要である。政府からのサポートはもちろん、経営力強化、戦略、エコシステム、技術開発、人材育成などは当然だが、意外に見落としがちなのはインフラであり、立地である。

■終わりに

2022年以降の半導体・デジタル戦略は新たなフェーズに入った。ラピダスはIBM技術を

基盤に2nm GAA試作・動作検証に成功。EUV導入、RUMSモデルでDC・車載など多品種中量市場を狙うが鍵は戦略的PDK整備である。他方、TSMCは熊本第2工場を3nmへ転換。Fin-FETとGAAの両にらみで日本拠点の重要性が上がる。世界の半導体業界では米中台と日韓台の「Dualシリコントライアングル」で台湾が要だが、日本は装置・材料・インフラ・DC整備で強みを持ち台湾を補完できる。EDA強化と設計教育が課題だ。九州と台湾は一体の半導体・デジタル経済圏と捉え、日米台協力で「共同ハイテク・シールド」を構築し、広域の新デジタル列島構想を推進する必要がある。サイエンスパークでは、前後工程・R&D・DCの隣接集積が鍵であり、北海道はEUVセンターやDC立地で優位である。日本はアナログ・光・部品・組込みなどエッジ領域を活かした統合PDKを構築、OSAT・EMSも含めた再編が必要である。最後で最大の機会を生かし、デジタル列島改造を進めなければならない。

(注1) 第14回 半導体・デジタル産業戦略検討会議
(METI/経済産業省)

(注2) 国際競争力強化を実現するための半導体戦略
2025年版

(注3) 機構概要 | NEDO

(注4) kentoujikou_set.pdf

(注5) 半導体・デジタル産業戦略の現状と今後 p21

(注6) JASM | Japan Advanced Semiconductor
Manufacturing

(注7) 半導体後工程自動化・標準化技術研究組合

(SATAS)

(注8) 自動車用先端SoC技術研究組合 ASRA Advanced
SoC Research for Automotive

(注9) 人財育成 | LSTC 技術研究組合最先端半導体技
術センター

(注10) Press Release

(注11) メンバー - REISI 熊本大学半導体・デジタル研
究教育機構

(注12) HBM High-Band-Memory AIに必要

(注13) RUMS (=Rapid & Unified Manufacturing
Service) 短TAT実現に設計と前工程後工程を繋ぐビ
ジネスモデル

(注14) Rapidus、『SEMICON Japan 2025』に出展 -
Rapidus株式会社

(注15) Gate-All-Around

(注16) FUJITSU-MONAKA | 富士通

(注17) 次世代エッジAI半導体研究開発事業

(注18) TSMCの熊本AI半導体、供給網の覚悟問う 技
術・品質より高く - 日本経済新聞

(注19) Fin Field-Effect Transistor 従来の平面MOSFET
を立体化した構造

(注20) N3はTSMCのロードマップで3nm、Fin-FETと
の指摘がある。従来、GAAを使う予定だったが、コ
スト面やリスク回避、Fin-FETの延命から避けたとの
指摘がある。GAAはFab20、22で量産

(注21) BDIとPTSの差異はリークを前者は絶縁で後者は
ドープで防ぐ。BDIは高プロセス難易度だが電子移動
度影響無し。

(注22) 一般社団法人日本OSAT連合会 | 半導体後工程
産業のさらなる強化と発展を目指します

(注23) Silicon Triangle: The United States, Taiwan,
China, and Global Semiconductor Security | Hoover
Institution Silicon Triangle: The United States,
Taiwan, China, and Global Semiconductor Security

